

## BURST SYNCHRONISM SYSTEM FOR DIGITAL SUBSCRIBER'S LINE

Patent Number: JP60154736  
Publication date: 1985-08-14  
Inventor(s): SUYA YOSHIAKI; others: 01  
Applicant(s):: FUJITSU KK  
Requested Patent: ☐ JP60154736  
Application Number: JP19840011244 19840125  
Priority Number(s):  
IPC Classification: H04L5/14 ; H04L7/00 ; H04L11/02  
EC Classification:  
Equivalents:

### Abstract

**PURPOSE:** To decrease as less as possible an ineffective power consumption by allowing a subscriber's device to synchronize the bit synchronism depending on a digital subscriber's circuit and allowing the digital subscriber's circuit to synchronize the burst synchronism depending on the subscriber's device.

**CONSTITUTION:** The subscriber's device DCE synchronizes the bit synchronism depending on the digital subscriber's circuit DLC. Moreover, the digital subscriber's circuit DLC synchronizes the burst synchronism depending on the subscriber's device DCE. Since the subscriber's device DCE decides independently the time of transmission of a subscriber burst Bs, it is possible for the digital subscriber's circuit DLC to stop the transmission of a station burst Bo when the subscriber burst Bs is stopped. That is, the power consumption mainly depending on a driver DV is decreased attended with the transmission of the station burst Bo.

Data supplied from the esp@cenet database - I2

## ⑫ 公開特許公報(A)

昭60-154736

⑬ Int. Cl.

H 04 L 5/14  
7/00  
11/02

識別記号

庁内整理番号

7240-5K  
G-6745-5K  
E-6651-5K

⑭ 公開 昭和60年(1985)8月14日

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 デジタル加入者線バースト同期方式

⑯ 特 願 昭59-11244

⑰ 出 願 昭59(1984)1月25日

⑱ 発 明 者 須 谷 良 昭 川崎市中原区上小田中1015番地 富士通株式会社内  
⑲ 発 明 者 小 沢 潔 夫 川崎市中原区上小田中1015番地 富士通株式会社内  
⑳ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地  
㉑ 代 理 人 弁 理 士 松 岡 宏 四 郎

## 明 細 書

## 1. 発明の名称

デジタル加入者線バースト同期方式

## 2. 特許請求の範囲

二線式加入者線により接続されるデジタル加入者回路と宅内装置とが互いにバースト状の信号を時分割的に所定周期で送出する二線時分割伝送方式加入者線において、前記宅内装置には前記バースト信号を自装置から送出する時期を独自に決定する手段と、自装置内で発生するクロック信号を前記デジタル加入者回路から伝達されるバースト信号から抽出されるクロック信号に同期させる手段とを設け、前記デジタル加入者回路には前記宅内装置から伝達されるバースト信号を検出する手段と該手段の検出するバースト信号の到着時期から自装置からバースト信号を送出する時期を決定する手段とを設けることを特徴とするデジタル加入者線バースト同期方式。

## 3. 発明の詳細な説明

## (a) 発明の技術分野

本発明は二線時分割伝送方式加入者線に係り、特に不要時にバースト信号の送出を停止させ得るデジタル加入者線バースト同期方式に関する。

## (b) 技術的背景

近年デジタル交換技術の進歩に伴い、加入者線の伝送方式もデジタル化する試みがなされている。第1図は本発明の対象となる加入者伝送システムの一例を示す図であり、第2図は第1図における加入者線伝送方式の一例を示す図である。第1図において、加入者宅内に設けられた端末装置DTEおよび宅内回線終端装置DCEから構成される宅内装置SEは、二線式の加入者線SLを経由して、交換機SWに設けられたデジタル加入者回路DLCに収容される。第2図において、デジタル加入者回路DLCは、ネットワークNWから伝達されるデータ信号Dおよび制御信号Sにフレーム信号Fおよび直流バランスビットBを付加して局バーストBoを生成し、所定周期(以後バースト周期Tbと称す)毎に加入者線SLに送出し、また宅内回線終端装置DCEも端末装置

DTEから伝達されるデータ信号Dおよび制御信号Sにフレーム信号Fおよび直流バランスビットBを付加して加入者バーストBsを生成し、バースト周期Tb毎に加入者線SLに送出する。なお局バーストBoと加入者バーストBsとが二線式の加入者線SLを経由して互いに衝突すること無く伝送可能とする為には、デジタル加入者回路DLCにおける局バーストBoの送出時期と、宅内回線終端装置DCEにおける加入者バーストBsの送出時期とを調整する、所謂バースト同期をとる必要がある。

#### (c) 従来技術と問題点

従来あるデジタル加入者線バースト同期方式においては、宅内装置SEは交換機SWに従属してバースト同期をとっていた。即ちデジタル加入者回路DLCは局バーストBoの送出時期を独自に決定し、宅内回線終端装置DCEは加入者線SLを経由して伝達される局バーストBoからフレーム信号Fを抽出することにより局バーストBoの到着時期を検出し、該到着時期を基準に自装

置から加入者バーストBsを送出する時期を決定していた。

然しかかるデジタル加入者線バースト同期方式においては、加入者が不在となる場合には端末装置DTEおよび宅内回線終端装置DCEの電源を切断し、加入者バーストBsの送出を停止させることも可能であるが、デジタル加入者回路DLCからは常時局バーストBoが送出されていないと、宅内回線終端装置DCEに電源が投入された場合に加入者バーストBsの送出時期が決定出来ぬ為、デジタル加入者回路DLCは宅内装置SEが機能停止している間も局バーストBoを送出する為電力が無駄に消費されることとなり、また漏話に起因して隣接加入者線に与える雑音レベルも増加する欠点があった。

#### (d) 発明の目的

本発明の目的は、前述の如き従来あるデジタル加入者線バースト同期方式の欠点を除去し、デジタル加入者回路における無効消費電力、並びに隣接加入者線に与える雑音レベルを極力低減さ

せ得る手段を実現することに在る。

#### (e) 発明の構成

この目的は、二線式加入者線により接続されるデジタル加入者回路と宅内装置とが互いにバースト状の信号を時分割的に所定期間で送出する二線時分割伝送方式加入者線において、前記宅内装置には前記バースト信号を自装置から送出する時期を独自に決定する手段と、自装置内で発生するクロック信号を前記デジタル加入者回路から伝達されるバースト信号から抽出されるクロック信号に同期させる手段とを設け、前記デジタル加入者回路には前記宅内装置から伝達されるバースト信号を検出する手段と該手段の検出するバースト信号の到着時期から自装置からバースト信号を送出する時期を決定する手段とを設けることにより達成される。

即ち本発明においては、ビット同期は宅内装置がデジタル加入者回路に従属して同期させるが、バースト同期はデジタル加入者回路が宅内装置に従属して同期させることとなる。従って宅内装

置がバーストの送出を停止した場合にデジタル加入者回路がバーストの送出を停止しても、宅内装置がバーストを送出再開する上に何等支障は無くなる。

#### (f) 発明の実施例

以下、本発明の一実施例を図面により説明する。第3図は本発明の一実施例によるデジタル加入者線バースト同期方式を示す図であり、第4図は第3図における加入者線伝送方式の一例を示す図である。なお、全図を通じて同一符号は同一対象物を示す。第3図において、宅内回線終端装置DCEは加入者線SLから到着する局バーストBoを受信する受信回路RCと、受信回路RCが受信した局バーストBoから交換機SW側のクロック信号を抽出し、宅内回線終端装置DCE内のクロック発生回路CGから供給されるクロック信号に同期させるビット同期回路BSと、局バーストBoからフレーム信号Fを検出してデータ信号Dおよび制御信号Sを分離し、図示されぬ端末装置DTEに伝達するフレーム同期回路FSと、端末装

置DTEから伝達されるデータ信号Dおよび制御信号Sにフレーム信号Fおよび直流バランスビットBを付加して加入者バーストBsを生成し、ドライバDVを介して加入者線SLに送出する送信回路SDと、加入者バーストBsの加入者線SLに対する送出時期を決定するバーストタイミング回路BTとを具備し、またデジタル加入者回路DLCは加入者線SLから到着する加入者バーストBsを受信する受信回路RCと、受信回路RCが受信した加入者バーストBsから宅内装置SE側のクロック信号を抽出し、デジタル加入者回路DLC内に設けられたクロック発生回路CGから供給されるクロック信号を同期させるビット同期回路BSと、受信回路RCが受信する加入者バーストBsを一旦蓄積し、局クロック信号ocにより抽出してフレーム同期回路FSに伝達するエラスティックストアESと、エラスティックストアESから伝達される加入者バーストBsからフレーム信号Fを検出してデータ信号Dおよび制御信号Sを分離し、図示されぬネットワークNWに

伝達するフレーム同期回路FSと、ネットワークNWから伝達されるデータ信号Dおよび制御信号Sにフレーム信号Fおよび直流バランスビットBを付加して局バーストBoを生成し、ドライバDVを介して加入者線SLに送出する送信回路SDと、受信回路RCが受信する加入者バーストBsからフレーム信号Fを抽出することにより加入者バーストBsの到着時期を検出し、バーストタイミング回路BTに伝達する加入者監視回路SPと、加入者監視回路SPから伝達される加入者バーストBsの到着時期に基づき、局バーストBoの加入者線SLに対する送出時期を決定するバーストタイミング回路BTとを具備している。第3図および第4図において、宅内回線終端装置DCE内のビット同期回路BSは、受信回路RCが受信する局バーストBoからクロック信号を抽出し、クロック発生回路CGから供給されるクロック信号を同期させてフレーム同期回路FSおよびバーストタイミング回路BTに供給する。バーストタイミング回路BTは、ビット同期回路BSから供給

されるクロック信号に同期してバースト周期Tb毎に加入者バーストBsの送出時期を独自に決定し、送信回路SDおよび受信回路RCに伝達する。該送出時期に基づき、送信回路SDは生成した加入者バーストBsをドライバDVを介して加入者線SLに送出し、受信回路RCは加入者線SLから到着する局バーストBoの受信時期を判定する。加入者バーストBsは、加入者線SLを経由してデジタル加入者回路DLCに到着する。デジタル加入者回路DLC内のビット同期回路BSは、受信回路RCが受信する加入者バーストBsからクロック信号を抽出し、クロック発生回路CGから供給されるクロック信号を同期させて加入者監視回路SPおよびエラスティックストアESに伝達する。加入者監視回路SPは、受信回路RCが受信する加入者バーストBsからフレーム信号Fを抽出することにより加入者バーストBsの到着時期を検出し、バーストタイミング回路BTに伝達する。バーストタイミング回路BTは、加入者監視回路SPから伝達される加入者バーストBs

の到着時期から局クロック信号ocに同期してバースト周期Tb毎に局バーストBoの送出時期を決定し、送信回路SDに伝達する。送信回路SDは、バーストタイミング回路BTから伝達された送出時期に基づき、生成した局バーストBoをドライバDVを介して加入者線SLに送出する。かかる状態で、加入者が不在となる場合に宅内回線終端装置DCEの電源を切断すると、宅内回線終端装置DCEの各回路は機能を停止し、加入者線SLに対する加入者バーストBsの送出も停止する。デジタル加入者回路DLCにおいては、加入者監視回路SPがフレーム信号Fが抽出出来なくなったことから加入者バーストBsの送出停止を検出し、バーストタイミング回路BTに対する加入者バーストBsの到着時期の伝達を停止する。その結果バーストタイミング回路BTは、送信回路SDに対する局バーストBoの送出時期の伝達を停止し、送信回路SDはドライバDVを介して加入者線SLに対する局バーストBoの送出を停止する。かかる状態で加入者が着席し、宅内回線

終端装置DCEに電源を投入すると、宅内回線終端装置DCE内のビット同期回路BSは加入者線SLから局バーストB<sub>o</sub>が未だ到着していない為、クロック発生回路CGから供給されるクロック信号をその機フレーム同期回路FSおよびバーストタイミング回路BTに伝達する。バーストタイミング回路BTはビット同期回路BSから伝達されるクロック信号に基づき、前述の過程で送信回路SDに加入者バーストB<sub>s</sub>を加入者線SLに送出させる。加入者線SLから加入者バーストB<sub>s</sub>が到着すると、デジタル加入者回路DLCは前述の過程で局バーストB<sub>o</sub>の加入者線SLに対する送出を開始する。

以上の説明から明らかな如く、本実施例によれば、宅内回線終端装置DCEは加入者バーストB<sub>s</sub>の送出時期を独自に決定する為、デジタル加入者回路DLCは加入者バーストB<sub>s</sub>が停止した場合に局バーストB<sub>o</sub>の送出を停止させることが可能となり、局バーストB<sub>o</sub>の送出に伴いドライバDVを中心とする消費電力が削減され、また局

バーストB<sub>o</sub>が停止している間、加入者線SLから図示されぬ他の加入者線に対する漏話に起因する雑音レベルも削減することが出来る。

なお、第3図および第4図はあく迄本発明の一実施例に過ぎず、例えば宅内回線終端装置DCEおよびデジタル加入者回路DLCの構成は図示されるものに限定されることは無く、他に幾多の変形が考慮されるが、何れの場合にも本発明の効果は変わらない。また加入者バーストB<sub>s</sub>および局バーストB<sub>o</sub>の構成は図示されるものに限定されることは無く、他に幾多の変形が考慮されるが、何れの場合にも本発明の効果は変わらない。さらに本発明の対象となる加入者伝送システムは図示されるものに限定されぬことは言う迄も無い。

#### (6) 発明の効果

以上、本発明によれば、前記二線時分割伝送方式加入者線において、デジタル加入者回路は加入者バーストが停止した場合に局バーストの送出を停止させることが可能となり、デジタル加入者回路における無効消費電力、並びに隣接加入者

線に与える雑音レベルを低減させることが可能となる。

#### 4. 図面の簡単な説明

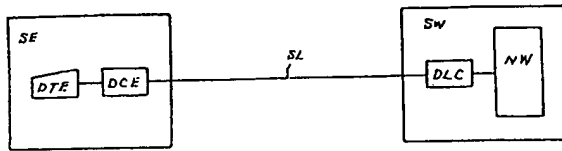
第1図は本発明の対象となる加入者伝送システムの一例を示す図、第2図は第1図における加入者線伝送方式の一例を示す図、第3図は本発明の一実施例によるデジタル加入者線バースト同期方式を示す図、第4図は第3図における加入者線伝送方式の一例を示す図である。

図において、Bは直流バランスビット、B<sub>o</sub>は局バースト、B<sub>s</sub>は加入者バースト、BSはビット同期回路、BTはバーストタイミング回路、CGはクロック発生回路、Dはデータ信号、DCEは宅内回線終端装置、DLCはデジタル加入者回路、DTEは端末装置、DVはドライバ、ESはエラスティックストア、Fはフレーム信号、FSはフレーム同期回路、ocは局クロック信号、RCは受信回路、Sは制御信号、SDは送信回路、SEは宅内装置、SLは加入者線、SPは加入者監視回路、SWは交換機、T<sub>b</sub>はバースト周期、

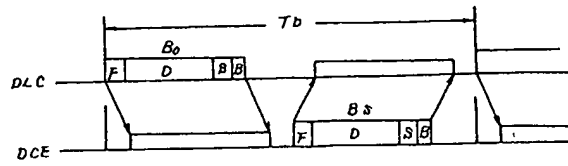
を示す。

代理人 弁理士 松岡宏四郎

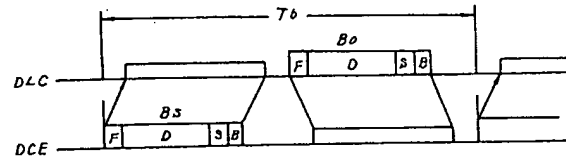




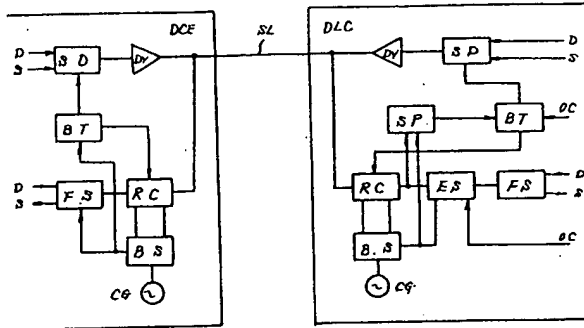
第 1 図



第 2 図



第 4 図



第 3 図